



**POLITECHNIKA
BYDGOSKA**

Wydział Telekomunikacji,
Informatyki i Elektrotechniki

Karta przedmiotu Technika cyfrowa

1. Informacje podstawowe

Kierunek studiów automatyka i elektronika Jednostka zarządzająca kierunkiem studiów Wydział Telekomunikacji, Informatyki i Elektrotechniki Poziom studiów pierwszego stopnia (inż.) Profil studiów Profil praktyczny Forma studiów studia stacjonarne		Cykl kształcenia (nabór) 2025/26 Kod przedmiotu 05AIE-PS.PIEC.1224.25 Języki wykładowe polski Obligatoryjność Obowiązkowy Blok zajęciowy Przedmioty kierunkowe	
Wymagania wstępne		Matematyka, Wstęp do elektrotechniki i elektroniki	
Przedmioty wprowadzające		Znajomość podstawowych pojęć z teorii zbiorów i rachunku zdań, działania podstawowych elementów elektronicznych takich jak np.: tranzystor MOS, diody. Znajomość sposobu działania układów przełączających.	
Koordynator		Łukasz Saganowski	
Okres Semestr 2		Forma zaliczenia Zaliczenie na ocenę Forma prowadzenia i godziny zajęć Wykład: 30	Liczba punktów ECTS 2.0
Okres Semestr 3		Forma zaliczenia Zaliczenie na ocenę Forma prowadzenia i godziny zajęć Ćwiczenia laboratoryjne: 30	Liczba punktów ECTS 2.0

Okres Semestr 4	Forma zaliczenia Zaliczenie na ocenę Forma prowadzenia i godziny zajęć Ćwiczenia projektowe: 15	Liczba punktów ECTS 1.0
---------------------------	--	-----------------------------------

2. Efekty uczenia się dla przedmiotu

Kod	Opis efektów uczenia się	Odniesienie do kierunkowych efektów uczenia się	Odniesienie do charakterystyk PRK
Wiedza:			
W1	Ma uporządkowaną wiedzę z zakresu budowy i działania podstawowych elementów logicznych, programowalnych układów cyfrowych, elementów składowych układów cyfrowych, mikrokontrolera oraz mikroprocesora.	AIE_P1_K_W04	P6S_WG_inż P6S_WG
W2	Ma uporządkowaną i podbudowaną teoretycznie wiedzę w zakresie zasad działania elementów elektronicznych w szczególności: tranzystora typu MOSFET, bramek logicznych, elementów pamięciowych, multiplexerów, dekodów, koderów, układów programowalnych CPLD, układów programowalnych FPGA.	AIE_P1_K_W08	P6S_WG P6S_WG_inż
Umiejętności:			
U1	Potrafi zaprojektować proste układy elektroniczne stosowane w technice cyfrowej np.: układy kombinacyjne, automaty, układy arytmetyczne na poziomie realizowanych funkcji, także z wykorzystaniem języków opisu sprzętu takiego jak VHDL.	AIE_P1_K_U13	P6S_UW_inż P6S_UW
U2	Potrafi zweryfikować działanie zaprojektowanego układu cyfrowego za pomocą wybranych narzędzi programowych lub urządzeń pomiarowych.	AIE_P1_K_U09	P6S_UW_inż P6S_UW
Kompetencje społeczne:			
K1	Jest świadomy konieczności podnoszenia kompetencji zawodowych wraz z rozwojem urządzeń i systemów cyfrowych opartych o programowalne układy cyfrowe CPLD i FPGA.	AIE_P1_K_K01	P6S_KK

3. Treści programowe

Lp.	Treści programowe	Formy zajęć	Efekty uczenia się dla przedmiotu
1.	Cyfrowa reprezentacja informacji – systemy zapisu liczb i działania arytmetyczne. Algebra Boole’a jako narzędzie opisu układów logicznych – funkcje logiczne, postaci kanoniczne, metody minimalizacji funkcji logicznych. Analiza i synteza układów kombinacyjnych. Funktory logiczne. Synteza układów kombinacyjnych z wykorzystaniem funktorów, multiplekserów i modułów programowalnych. Typowe układy kombinacyjne. Układy sekwencyjne oraz ich opis matematyczny, tablice funkcji, funkcje logiczne, automaty, grafy, tablice przejść/wyjść. Analiza i synteza układów sekwencyjnych synchronicznych – minimalizacja liczby stanów i ich kodowanie. Typowe układy sekwencyjne – przerzutniki, rejestry, liczniki itp. Techniki realizacji układów cyfrowych – parametry i charakterystyki. Organizacja magistrali, adresacja i synchronizacja. Pamięci – parametry i typy dostępu do informacji. Wprowadzenie do logiki układów programowalnych i specjalizowanych typu CPLD i FPGA. Komputerowe wspomaganie projektowania i testowania układów cyfrowych CPLD i FPGA. Budowa i zasada działania układów CPLD i FPGA. Wprowadzenie do projektowania cyfrowych układów programowalnych z wykorzystaniem języka programowania VHDL. Realizacje wybranych elementów i układów techniki cyfrowej w oparciu o wysokopoziomowy język programowania do opisu sprzętu - VHDL. Projektowanie warstwy fizycznej układów cyfrowych tzn. dobór elementów do projektu, projektowanie obwodów drukowanych, techniki pomiarowe układów cyfrowych.	Wykład	W1, W2
2.	Przykładowe ćwiczenia laboratoryjne obejmują następujące zagadnienia (choć nie są ograniczone do przedstawionej poniżej tematyki): 1. Projektowanie układów kombinacyjnych metodą klasyczną (ręczna analiza i synteza w wykorzystaniem tablic Karnaugh). 2. Projektowanie podstawowych układów arytmetycznych (dodawanie, mnożenie itp.). 3. Projektowanie liczników synchronicznych metodą klasyczną. 4. Projektowania automatów stanu (np.: detektora sekwencji) metodą klasyczną. 5. Wprowadzenie do języka VHDL. 6. Projektowanie liczników synchronicznych, liczników porównujących z preskalarem w języku VHDL. 7. Projektowanie układów arytmetycznych w języku VHDL. 8. Projektowanie detektorów sekwencji w języku VHDL. 9. Projektowanie dwuprocesorowych automatów stanu w języku VHDL. 10. Projektowanie generatorów PWM (Pulse Width Modulation). 11. Obsługa elementów wyświetlających np.: LED i LCD. 12. Projektowanie układów do obsługi interfejsów szeregowych np. PCM, I2S, I2C, SPI itp. w języku VHDL. 13. Buforowanie danych odbieranych z interfejsów szeregowych z użyciem pamięci FIFO. 14. Programowanie cyfrowych generatorów arbitralnych sygnałów cyfrowych. 15. Realizacja projektów hierarchicznych w języku VHDL. 16. Projektowanie elementów składowych mikrokontrolera i/lub wykorzystanie IP core mikrokontrolera przy pomocy projektu z wykorzystaniem języka VHDL.	Ćwiczenia laboratoryjne	U1, U2, K1

Lp.	Treści programowe	Formy zajęć	Efekty uczenia się dla przedmiotu
3.	Zaprojektowanie oraz weryfikacja zadanego układu cyfrowego za pomocą programowalnego układu cyfrowego CPLD lub FPGA. W tym np.: – zaprogramowanie układu programowalnego przy pomocy języka VHDL z wykorzystaniem wybranego środowiska projektowego np.: ISE XILINX, – weryfikacja działania układu za pomocą układów wyświetlających, interfejsów komunikacyjnych, oscyloskopu lub analizatora stanów logicznych, – wykonanie układu prototypowego lub obwodu drukowanego dla układu cyfrowego, – opracowanie dokumentacji projektowej. Zakres tematyki projektowej dotyczy szeroko rozumianej techniki cyfrowej wykorzystującej układy programowalne CPLD/FPGA oraz zastosowania wspomagające działanie układów zawierających mikrokontroler lub mikroprocesor. Wybrane zagadnienia projektowe mogą obejmować np.: układy obsługujące interfejsy komunikacyjne, sterowniki pamięci, automaty, czujniki, sterowniki elementów wyświetlających, obsługa układów wejścia/wyjścia, wykorzystanie modułów programowalnych IP do projektowania kompletnych systemów cyfrowych zawierających programowe moduły IP core wraz z zewnętrzną logiką cyfrową itp.	Ćwiczenia projektowe	U1, U2

4. Metody prowadzenia zajęć, weryfikacji efektów uczenia się i warunki zaliczenia

Semestr 2

Forma zajęć			
Wykład	Metody prowadzenia zajęć:		
	Wykład		
	Metody (sposoby) weryfikacji:		Udział:
	Zaliczenie pisemne		100%
	Warunki zaliczenia przedmiotu:		
	Wykład: Zaliczenie pisemne – zaliczenie od 51% punktów.		

Semestr 3

Forma zajęć	
-------------	--

Ćwiczenia laboratoryjne	Metody prowadzenia zajęć:	
	Ćwiczenia laboratoryjne	
	Metody (sposoby) weryfikacji:	Udział:
	Sprawozdanie	100%
	Warunki zaliczenia przedmiotu:	
	Laboratorium: Wykonanie obowiązkowego zestawu ćwiczeń z użyciem zestawu laboratoryjnego oraz przygotowanie sprawozdań. Jedno dodatkowe ćwiczenie ocena: 4.0, dwa dodatkowe ćwiczenia ocena 5.0.	

Semestr 4

Forma zajęć		
Ćwiczenia projektowe	Metody prowadzenia zajęć:	
	Projekt	
	Metody (sposoby) weryfikacji:	Udział:
	Raport	100%
	Warunki zaliczenia przedmiotu:	
	Wykonanie projektu/zadań częściowych projektów zgodnie z założeniami początkowymi, przygotowanie dokumentacji do projektu w postaci raportu.	

Efekt uczenia się dla przedmiotu	Metody (sposoby) weryfikacji		
	Zaliczenie pisemne	Sprawozdanie	Raport
W1	x		
W2	x		
U1		x	x
U2		x	x
K1		x	

5. Literatura

Literatura podstawowa

1. Łuba T., 2001. Synteza układów logicznych, WSISIZ, Warszawa.
2. Łuba T., Jasiński K. Zbierchowski B., 1998. Specjalizowane układy cyfrowe w strukturach PLD i FPGA, WKŁ, Warszawa.
3. Majewski W., 1992. Układy logiczne, WNT, Warszawa.
4. Harris D.M., Harris S.L., 2013. Digital Design and Computer Architecture Second Edition, Morgan Kaufmann.
5. Zwoliński M., 2015. Projektowanie układów cyfrowych z wykorzystaniem języka VHDL, WKŁ.

Literatura uzupełniająca

1. Skahill K., 2006. VHDL for Programmable Logic, Dorling Kindersley Pvt Ltd.
2. Majewski J., Zbysiński P., 2007. Układy FPGA w przykładach, Wydawnictwo BTC.

6. Nakład pracy studenta - bilans godzin i punktów ECTS

Aktywność studenta		Obciążenie studenta Liczba godzin
Zajęcia prowadzone z bezpośrednim udziałem nauczyciela akademickiego lub innych osób prowadzących zajęcia	Wykład	30
	Ćwiczenia laboratoryjne	30
	Ćwiczenia projektowe	15
Praca własna studenta	Konsultacje	5
	Przygotowanie do zajęć	12
	Studiowanie literatury	18
	Przygotowanie do zaliczenia	10
	Przygotowanie raportu	20
Łączny nakład pracy studenta		140
Liczba punktów ECTS		5

* Godzina (dydaktyczna) oznacza 45 minut